

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное автономное образовательное учреждение
высшего профессионального образования
«Уральский федеральный университет имени первого Президента России Б.Н.Ельцина»
Физико-технологический институт
Кафедра экспериментальной физики

**«Систем счётчика импульсов
с преобразователем кода на выходе»**

Методические указания к выполнению домашней самостоятельной работы
по учебному курсу: Электротехника и промышленная электроника

Екатеринбург

УДК 541/

Составитель:

Научный редактор: доц.

Методические указания содержат описание этапов выполнения расчётной работы при схмотехническом проектировании, а также примеры расчетов цифровых схем и библиографический список. Данные указания предназначены для студентов очного обучения физико-технологического института.

Библиогр.: 3 назв. Рис.5 . Табл. 13.

Методические указания одобрены на заседании кафедры
экспериментальной физики

“ _____ ” _____ 20__ г. протокол № _____

Методические указания одобрены на заседании Учебно-методического
совета физико-технологического института УрФУ и рекомендованы к
изданию

“ _____ ” _____ 20__ г. протокол № _____

Содержание

Введение	4
1. Методические указания по проектированию счетчика импульсов	5
2. Пример разработки счетчика	7
3. Методические указания к синтезу схемы преобразователя кода	11
4. Пример синтеза схемы преобразователя кода	11
5. Варианты индивидуальных заданий к курсовой работе.	13
Таблицы кодов	16
7 ^{ми} сегментный индикатор	17
Библиографические ссылки	18

Введение

Методическое пособие содержит указания по выполнению домашней работы № 4 по курсу «Электротехника и промышленная электроника». Студентам предложено разработать синхронный счетчик импульсов с преобразователем кода на выходе.

Модуль пересчета, кодовая последовательность счетчика и код на выходе преобразователя определяются заданием. Варианты заданий представлены в таблице заданий.

В процессе разработки необходимо:

- составить, в соответствии с заданием, таблицы переключений (истинности) для счетчика и преобразователя кода;
- получить граф состояний счетчика с указанием «штатного» цикла счета и неиспользуемых состояний, определить стоки из неиспользуемых состояний;
- провести синтез счетчика и минимизацию для преобразователя;
- получить выражения функций для счетчика и преобразователя в заданном базисе;
- составить и начертить принципиальную электрическую схему синхронного счетчика с преобразователем кода на выходе;
- выбрать серию интегральных микросхем по справочнику для реализации схемы;
- определить максимально допустимую частоту поступления импульсов для счета.

Все этапы разработки счетчика и преобразователя должны быть отражены в пояснительной записке.

Вариант задания на курсовую работу определяется распоряжением по кафедре.

1. Методические указания по проектированию счетчика импульсов.

Для успешной реализации работы рекомендуется разбить выполнение курсовой работы на следующие этапы.

1. Составление таблицы переключений согласно модулю счета и порядку смены кодовых состояний.
2. Составление графа смены состояний счетчика.
3. Определение функции переходов для ступеней счетчика при переключениях.
4. Построение разностных карт, согласно таблице функций переходов для ступеней счетчика.
5. Преобразование разностных карт (карт функций переходов) в карты уравнений входов по таблице словаря входов триггеров различных типов (см. табл.)

Словарь входов триггеров

Переходы f_g	Базис триггера					
	D	T	RS		JK	
			S	R	J	K
0	0	0	0	X	0	X
1	1	0	X	0	X	0
α	1	1	1	0	1	X
β	0	1	0	1	X	1

X – безразличное состояние (0 или 1)

При преобразованиях, если не задан триггерный базис, нужно выбрать типы триггеров для реализации ступеней счетчиков. При этом нужно руководствоваться следующим:

- у D – триггеров хорошо объединяются, при минимизации функции переходов, 0 и β (1 группа), 1 и α (2 группа);
- для T – триггера объединяются и склеиваются 0 и 1 (1 группа), α и β (2 группа);
- для RS – триггера S-входа – 0, 1, β (1 группа) и 1, α (2 группа);
- для RS – триггера R-входа – 0, 1, α (1 группа) и 0, β (2 группа);
- для JK – триггера J-входа – 0, 1, β (1 группа) и 1, α , β (2 группа);
- для JK – триггера K-входа – 0, 1, α (1 группа) и 0, α , β (2 группа).

6. После выбора триггеров нужно провести доопределение для клеток неиспользуемых состояний. При доопределении руководствоваться в первую очередь

возможностью провести более полную минимизацию функций. Исходя из доопределений, определить функции переходов и указать на уточненном графе стоки из неиспользуемых состояний.

7. После минимизации записать уравнения входов для ступеней счетчика.

8. Если требуется по заданию, то преобразовать уравнения входов в заданный базис.

9. Составить таблицу переключений для преобразователя кодов.

10. Составить карты Карно для функций преобразователя и провести минимизацию.

При минимизации учесть, что для нескольких функций одних и тех же аргументов возможно выделение общих частей.

11. Преобразовать полученные уравнения выходов преобразователя в заданный логический базис.

12. Согласно полученных уравнений начертить принципиальную электрическую схему счетчика с преобразователем кода на выходе.

2. Пример разработки счетчика

1. Задание.

Модуль счета: $n=6$.

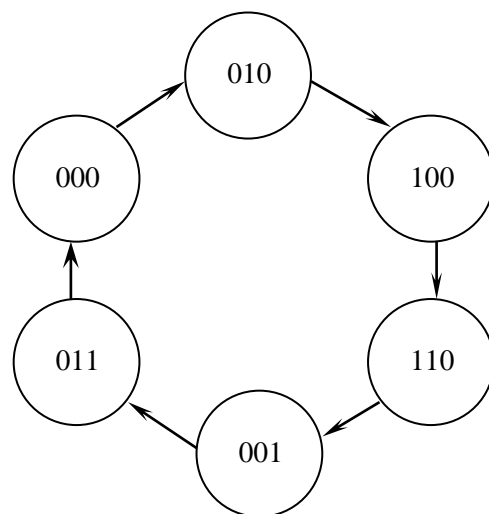
Порядок кодовых состояний: 0, 2, 4, 6, 1, 3.

Счетчик: 3^x разрядный.

2. Таблица переключений.

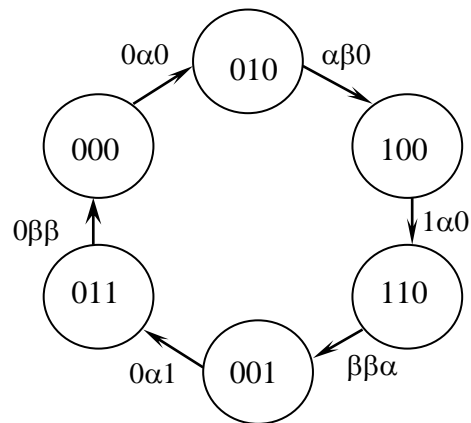
	n – такт			n+1 – такт		
	A	B	C	A	B	C
«Штатный цикл»	0	0	0	0	1	0
	0	1	0	1	0	0
	1	0	0	1	1	0
	1	1	0	0	0	1
	0	0	1	0	1	1
	0	1	1	0	0	0
	Неиспользованные состояния	1	0	1	?	?
	1	1	1	?	?	?

3. Граф счетчика.



4. Составление таблицы функции переходов.

n-такт			n+1 такт		
A	B	C	A	B	C
0	0	0	0	α	0
0	1	0	α	β	0
1	0	0	1	α	0
1	1	0	β	β	α
0	0	1	0	α	1
0	1	1	0	β	β
1	0	1	?	?	?
1	1	1	?	?	?



5. Построение разностных карт.

A_{n+1}	$A_n B_n$	00	01	11	10
C_n					
0		0	α	β	1
1		0	0	?	?

B_{n+1}	$A_n B_n$	00	01	11	10
C_n					
0		α	β	β	α
1		α	β	?	?

C_{n+1}	$A_n B_n$	00	01	11	10
C_n					
0		0	0	α	0
1		1	β	?	?

6. Преобразование разностных карт в карты уравнений входов согласно словарю входов. Для реализации были выбраны следующие триггера:

A – ступень T – триггер,

B – ступень T – триггер,

C – ступень JK – триггер.

T _A				
Q _A Q _B	00	01	11	10
Q _C				
0	0	1	1	0
1	0	0	0	0

T _B				
Q _A Q _B	00	01	11	10
Q _C				
0	1	1	1	1
1	1	1	1	1

J _C				
Q _A Q _B	00	01	11	10
Q _C				
0	0	0	1	0
1	X	X	1	0

При построении карт проведено

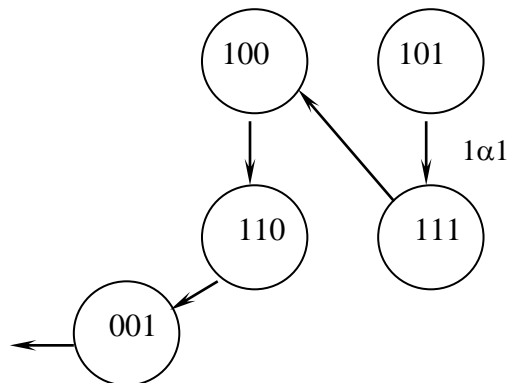
доопределение неиспользуемых состояний

K _C				
Q _A Q _B	00	01	11	10
Q _C				
0	X	X	X	X
1	0	1	1	0

n – такт			n+1 – такт		
A	B	C	A	B	C
1	0	1	0, 1	α, β	0, 1, β 0, 1, α
1	1	1	0, 1	α, β	1, α, β 0, α, β

Эти переходы дают следующие строки:

n – такт			n+1 – такт		
A	B	C	A	B	C
1	0	1	1	1	1
1	1	1	1	0	0



Возможны и другие варианты стоков, но тогда изменяются условия минимизации.

7. Запись уравнений входов для триггеров.

$$T_A = Q_B \cdot \overline{Q_C};$$

$$T_B = 1;$$

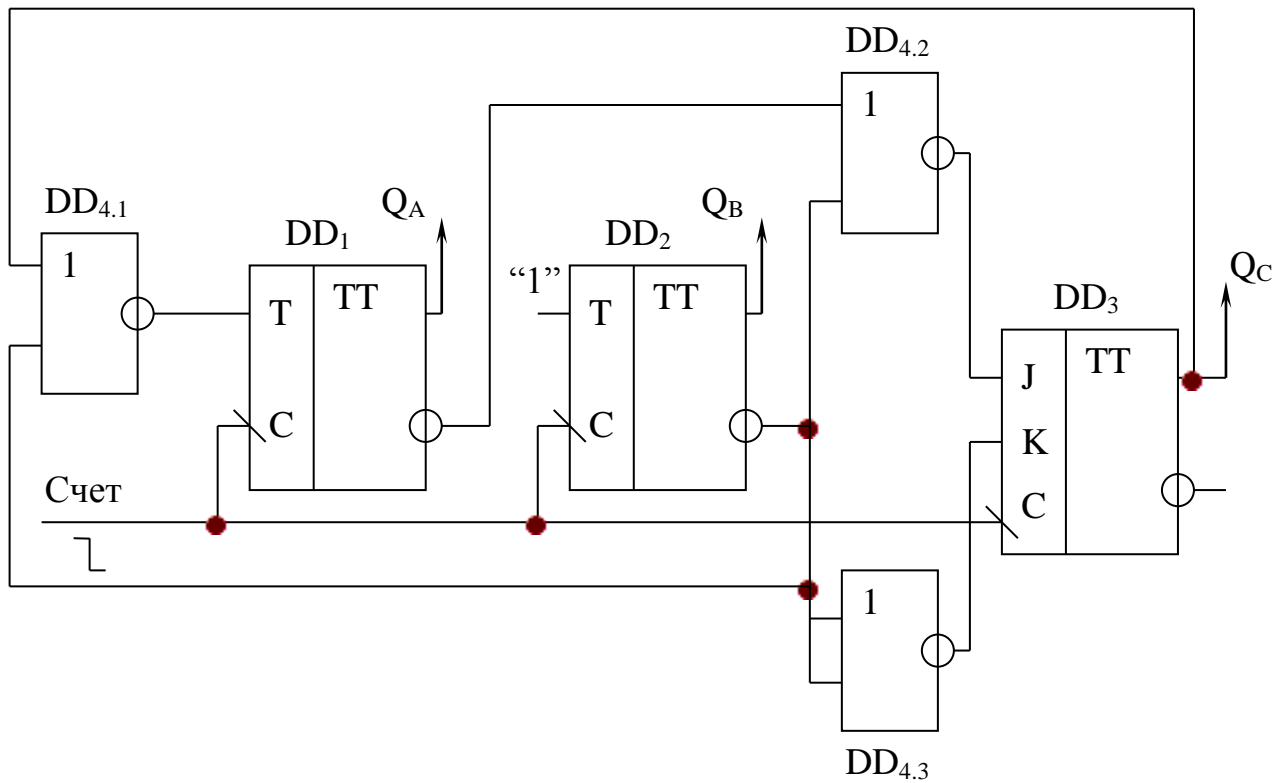
$$J_C = Q_A \cdot Q_B;$$

$$K_C = Q_B;$$

8. Перевод уравнений в базис ИЛИ-НЕ.

$$T_A = \overline{\overline{Q_B} + Q_C}; T_B = 1; J_C = \overline{\overline{Q_A} + \overline{Q_B}}; K_C = \overline{\overline{Q_B} + \overline{Q_B}};$$

9. Схема счетчика.



$$Y_1 = \overline{O_1}$$

Для Y_2 и Y_3 проводим минимизацию с использованием карт Карно:

Y_2		X_1X_0			
		00	01	11	10
X_3X_2	00	X	X	X	X
	01	X		1	1
	11			X	1
	10	1	1		

Y_3		X_1X_0			
		00	01	11	10
X_3X_2	00	X	X	X	X
	01	X			
	11	1	1	X	1
	10			1	1

$$Y_2 = X_2X_1 + X_2'X_1'$$

$$Y_3 = X_3X_2 + X_3X_1$$

5. Варианты индивидуальных заданий к курсовой работе.

Таблица заданий к домашней работе №4 по курсу «Электротехника и промышленная электроника»

№ варианта расчета	Модуль пересчета	Тип триггеров	Логический базис комбинационных схем	Кодовые последовательности счетчика	Код на выходе преобразователя
1	11	D	И-НЕ	“5-15”	“+3”
2	10	JK	Любой	“4221”	7 сегм. инд.
3	7	JK	И-НЕ	“1246”	7 сегм. инд.
4	9	D	ИЛИ-НЕ	“5221”	7 сегм. инд.
5	9	JK	И-НЕ	“8421”	Грзя
6	10	JK	И-НЕ	“5421”	“8421”
7	10	RST	ИЛИ-НЕ	“4221”	7 сегм. инд.
8	10	Любой	И-НЕ	Грзя	“8421”
9	7	Любой	ИЛИ-НЕ	“4311”	“8421”
10	9	JK	Любой	“1246”	“+3”
11	9	JK	ИЛИ-НЕ	“8421”	7 сегм. инд.
12	10	D	2И-НЕ	“8421”	“+3”
13	10	JK	И-НЕ	0-4; А-Е;	бинарный
14	10	D	2И-НЕ	0-4; В-Е;	7 сегм. инд.
15	10	JK	Любой	6-9; А-Е;	бинарный
16	10	Любой	2ИЛИ-НЕ	3-С;	7 сегм. инд.
17	10	JK	2И-НЕ	0-9;	Грзя
18	9	D	И-НЕ	7-Е;	7 сегм. инд.
19	10	JK	2ИЛИ-НЕ	3-С;	7 сегм. инд.
20	10	D	2ИЛИ-НЕ	0-9;	7 сегм. инд.
21	10	JK	Любой	5-Е;	“2 из 5”
22	10	D	2И-НЕ	6-Е;	бинарный
23	10	JK	Любой	0-9;	7 сегм. инд.
24	10	D	Любой	“8421”	“4311”
25	8	D	2ИЛИ-НЕ	1-9;	“+3”
26	10	Любой	2И-НЕ	3-С;	Грзя
27	7	JK	2ИЛИ-НЕ	1-3-5-7-8-9-0;	7 сегм. инд.
28	10	JK	2И-НЕ	6-Е;	“+3”
29	10	D	Любой	0-4; А-Е;	“8421”
30	10	D	И-НЕ	0-8; А-В;	“8421”
31	10	JK	И-НЕ	дополнительный	7 сегм. инд.
32	10	JK	И-НЕ	“4321”	бинарный
33	10	Любой	ИЛИ-НЕ	“6321”	7 сегм. инд.
34	10	Любой	И-НЕ	“4421”	7 сегм. инд.
35	10	JK	Любой	“7321”	7 сегм. инд.
36	8	D	Любой	“7321”	“8421”
37	5	D	ИЛИ-НЕ	“4421”	“8421”
38	10	JK	И-НЕ	“5211”	7 сегм. инд.
39	9	Любой	И-НЕ	“6421”	7 сегм. инд.
40	10	JK	2И-НЕ	“2421”	“8421”
41	10	Любой	И-НЕ	“6311”	“8421”

№ варианта расчета	Модуль пересчета	Тип триггеров	Логический базис комбинационных схем	Кодовые последовательности счетчика	Код на выходе преобразователя
42	10D		И-НЕ	“5311”	7 сегм. инд.
43	7JK		ИЛИ-НЕ	“5211”	“+3”
44	10D		И-НЕ	“+3”	“8421”
45	10JK		И-НЕ	“6311”	7 сегм. инд.
46	9RST		И-НЕ	дополнительный	7 сегм. инд.
47	10JK		ИЛИ-НЕ	“2 из 5”	“8421”
48	10JK		И-НЕ	“2421”	7 сегм. инд.
49	10RST		И-НЕ	“4421”	“+3”
50	9JK		Любой	“6421”	“8421”
51	9RST		И-НЕ	“5311”	Грэя
52	6JK		ИЛИ-НЕ	“4311”	“8421”
53	8JK		И-НЕ	“6321”	дополнительный
54	9D		Любой	“8421”	дополнительный
55	9RST		И-НЕ	“8421”	7 сегм. инд.
56	9D		ИЛИ-НЕ	“1248”	7 сегм. инд.
57	10D		Любой	“1236”	7 сегм. инд.
58	9D		И-НЕ	“1244”	“8421”
59	10JK		Любой	“1244”	7 сегм. инд.
60	9D		Любой	“8421”	Грэя
61	10JK		ИЛИ-НЕ	“8421”	“+3”
62	9JK		ИЛИ-НЕ	“1244”	дополнительный
63	9RST		И-НЕ	“1236”	7 сегм. инд.
64	9JK		И-НЕ	“1244”	“8421”
65	9JK		Любой	“8421”	7 сегм. инд.
66	9D		Любой	“6321”	“8421”
67	12JK		И-НЕ	0-5; А-Г;	дополнительный
68	16D		Любой	бинарная	Грэя
69	6RST		2ИЛИ-НЕ	1-3-5-7-9-0;	7 сегм. инд.
70	10D		И-НЕ	дополнительный	“+3”
71	8D		ИЛИ-НЕ	“8421”	“6321”
72	10JK		Любой	“7321”	“2 из 5”
73	5D		И-НЕ	бинарная	“+3”
74	10RST		ИЛИ-НЕ	“6311”	“8421”
75	12D		И-НЕ	“8421”	“+3”
76	14JK		2ИЛИ-НЕ	“2 из 5”	“8421”
77	7JK		любой	“6321”	дополнительный
78	9D		И-НЕ	“1236”	“8421”
79	10Т		И-НЕ	“8421”	“2 из 5”
80	10JK		Любой	“1236”	“6311”
81	10D		2ИЛИ-НЕ	0-9;	7 сегм. инд.
82	10JK		Любой	5-Е;	“2 из 5”
83	10D		2И-НЕ	6-Г;	бинарный
84	10JK		Любой	0-9;	Код Грэя
85	10D		Любой	“8421”	“4311”
86	8D		2ИЛИ-НЕ	1-9;	“+3”

№ варианта расчета	Модуль пересчета	Тип триггеров	Логический базис комбинационных схем	Кодовые последовательности счетчика	Код на выходе преобразователя
87	10	Любой	2И-НЕ	3-С;	Грэя
88	9	JK	2ИЛИ-НЕ	1-3-5-7-8-9-0-8;	7 сегм. инд.
89	10	JK	2И-НЕ	6-F;	“+3”
90	10	D	Любой	0-4; А-F;	“8421”
91	10	D	И-НЕ	0-8; А-В;	“8421”
92	10	JK	И-НЕ	дополнительный	7 сегм. инд.
93	10	JK	И-НЕ	“4321”	бинарный
94	10	Любой	ИЛИ-НЕ	“6321”	7 сегм. инд.
95	10	Любой	И-НЕ	“4421”	7 сегм. инд.
96	10	JK	Любой	“7321”	7 сегм. инд.
97	8	D	Любой	“7321”	“8421”
98	9	D	ИЛИ-НЕ	“4421”	“8421”
99	10	JK	И-НЕ	“5211”	7 сегм. инд.
100	9	Любой	И-НЕ	“6421”	7 сегм. инд.

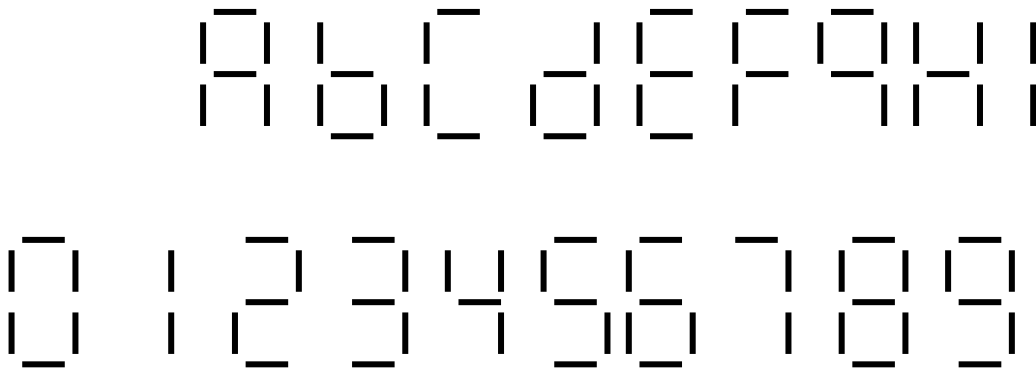
Таблицы кодов.

	8421	5221	5421	4311	6321	6311	5311	4321	6421
0	0000	0000	0000	0000	0000	0000	0000	0000	0000
1	0001	0001	0001	0001	0001	0001	0001	0001	0001
2	0010	0010	0010	0011	0010	0011	0011	0010	0010
3	0011	0011	0011	0100	0100	0100	0100	0100	0011
4	0100	0110	0100	1000	0101	0101	0101	1000	0100
5	0101	1000	1000	1001	0110	0111	1000	1001	0101
6	0110	1001	1001	1011	1000	1000	1001	1010	1000
7	0111	1010	1010	1100	1001	1001	1011	1100	1001
8	1000	1011	1011	1101	1010	1011	1100	1101	1010
9	1001	1110	1100	1111	1100	1100	1101	1110	1011

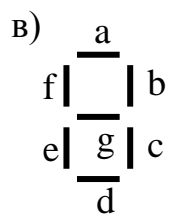
	7321	4421	2421	Грзя	+3	Доп код	2 из 5	7 сегм.	4221
0	0000	0000	0000	0000	0011	0000	00011	1111110	0000
1	0001	0001	0001	0001	0100	1111	00101	0110000	0001
2	0010	0010	0010	0011	0101	1110	00110	1101101	0010
3	0100	0011	0011	0010	0110	1101	01001	1111001	0011
4	0101	0100	0100	0110	0111	1100	01010	0110011	1000
5	0110	0101	1011	0111	1000	1011	01100	1011011	1001
6	0111	0110	1100	0101	1001	1010	10001	1011111	1010
7	1000	0111	1101	0100	1010	1001	10010	1110000	1011
8	1001	1100	1110	1100	1011	1000	10100	1111111	1110
9	1010	1101	1111	1101	1100	0111	11000	1111011	1111

7^{ми} сегментный индикатор.

а)



б)



а) форма латинских букв, б) форма цифр, в) обозначения сегментов

Библиографические ссылки.

1. Е.П. Угрюмов. Цифровая схемотехника /Уч. пособие./ С-Петербург: БХВ, 2006. 528 с.
2. И.М. Мышляева. Цифровая схемотехника /Уч. пособие./ М.: Академия, 2005. 400 с.
3. Оформлению курсовых и дипломных проектов: методические указания для студентов технических специальностей /В.Н. Кичигин, И.Е. Мясников, С.И. Тимошенко. – Екатеринбург: ГОУ ВПО УГТУ-УПИ, 2005. 80с.